

·学科进展与展望·

仿生硬件理论与技术的研究现状与发展趋势分析

王友仁 姚睿 朱开阳 黄三傲

(南京航空航天大学自动化学院,南京 210016)

[摘要] 介绍了仿生硬件的概念、特点、研究历史和分类。重点分析了仿生硬件的关键技术及其研究现状。指出了仿生硬件研究目前存在的难题和发展方向。

[关键词] 仿生硬件, 胚胎电子系统, 可进化硬件, 硬件自修复

1 仿生硬件

1.1 概念

仿生硬件(bio-inspired hardware)是一种能根据使用环境的变化而自主地、动态地改变自身结构和行为以适应其生存环境的硬件电路,它可以像生物体一样具有自适应、自组织、自修复特性。仿生硬件包括各种形式的硬件——电路、传感器、电子系统、微机电系统等。仿生硬件早期也称为进化硬件(evolvable hardware-EHW)^[1]。

传统的硬件电路在设计、制作后,其结构通常无法被实时在线改变。而基于计算机的电子系统可以通过软件来实现系统功能自适应,但其硬件结构也不能实时改变、无法实现自动维修。与传统硬件系统相比,仿生硬件有其独特的电路结构和实现方法。仿生硬件的本质是从电路组成上来模仿生物体的多细胞组织体系结构,且电路的工作机理也与生物体中胚胎细胞的生长发展、生物体自修复、个体学习、群体遗传进化机制等相类似。

1.2 特点

由仿生硬件组成的电子系统不同于传统的电子系统,其主要特点有:(1)硬件自组织:随着电子技术的迅速发展,硬件的规模与复杂性不断增加,使系统设计繁琐、通用性差。而仿生硬件可实现硬件的自动化设计,能通过自身的进化、内部的自组织来获得具备预期功能的电路和系统结构;(2)硬件自适应:仿生硬件能满足环境对硬件所要求的功能自适应性,也可组成高速并行处理的硬件自适应系统;(3)

硬件自修复:若高度集成化电子系统在运行中出现故障,传统的基于板级硬件冗余重构技术的容错与系统恢复方法不适用,仿生硬件能自检测诊断,可实现在线实时芯片故障的自主修复或功能自愈。

多年来宇宙飞船、航天飞机、空间飞行器的失败率很高(例如1960年以来,世界共发射了36颗火星探测器,但是其中60%以失败告终),其主要原因是系统失效故障,由此造成了重大的人员伤亡、经济损失、科研任务无法完成等。近年来空间探测活动越来越频繁,对机载电子系统、测控系统的长期可靠性、可用性、可维护性也提出了极高的要求。

仿生硬件的这种自主修复特点在空间应用中是非常重要的,例如通过硬件进化可以使太空探测器在空间自修复,恢复由于空间辐射或环境温度极高或极低引起部件故障、元器件老化等原因所导致失效的功能,适应恶劣的环境并延长其使用寿命,将大大提高系统的可靠性和可用性。

仿生硬件的用途广泛,特别对于电子设备需要长期工作、使用环境恶劣、技术人员无法及时提供维修情况尤其有用。目前典型应用领域有^[1-9]:复杂电路设计、智能控制系统、自治机器人、模式识别与人工智能、航空与航天电子系统等。

1.3 研究历史

仿生硬件的概念最初是由瑞士联邦工学院^[1]于1992年提出的,其后发展非常迅速。1995年第一个硬件进化技术研究机构在瑞士洛桑成立。1996年第一届国际进化系统会议(International Conference on Evolvable Systems—ICES)在日本召开,该会议每2年

本文于2004年5月11日收到。

举行一届。从1992—1999年,从事仿生硬件研究的单位机构主要分布在欧洲和日本。

美国在仿生硬件领域起步相对较晚,但得到了美国军方的高度重视。美国从1999年起,每年由NASA(National Aeronautics and Space Administration)和DoD(Department of Defense)主持召开仿生硬件国际研讨会。美国在仿生硬件理论与应用基础研究方面已取得重要进展,目前处于国际领先地位。

2 仿生硬件的研究现状

2.1 分类

目前仿生硬件研究有两大分支或发展方向^[2-9]:进化型仿生硬件和胚胎型仿生硬件。(1)进化型仿生硬件的研究目的是开发一类能自己改变自身硬件结构的机器,也试图开发一类新的硬件设计方法学(即自动化硬件设计)。目前国际上多数研究人员正从事这方面研究;(2)胚胎型仿生硬件的研究目的是开发一种能够自繁殖(self-reproduce)和自修复(self-repair)的机器。胚胎型仿生硬件的研究出现在1995年,在2000年后得到了国际上的极大重视,代表性研究单位是英国York大学和瑞士联邦工学院等。胚胎型仿生硬件的细胞阵列结构对于将来实现原子级电路技术(如纳米技术、分子电子学)来说也是一个重要的硬件平台。

英国York大学仿生硬件研究人员根据地球上生命的起源,从种群发生学(phylogeny)、个体发生学(ontogeny)以及后天遗传学(epigenesis)三个层次的演化过程出发,提出了著名的仿生硬件体系POE模型。以P(phylogeny)轴代表像遗传算法这类群体进化型的仿生硬件系统,以O(ontogeny)轴代表类似多细胞组织生长过程的仿生硬件系统,以E(epigenesis)轴代表像神经系统、免疫系统和内分泌系统这类能与外部环境相互作用的仿生硬件系统。并以此在PE平面、OE平面、PO平面及POE空间构思仿生硬件的发展方向。

以下从胚胎型仿生硬件、进化型仿生硬件、仿生硬件应用等方面来分析其关键技术及研究现状。

2.2 胚胎型仿生硬件

生物体由多个结构相似的细胞组成,每个细胞实现特定的基本功能(由细胞中基因确定)。细胞基本功能经过组合后,就构成生物体器官、系统、生物体的生命活动。当某个细胞生病时(器官、生命不会死去),故障细胞将自身的基因信息传递给空闲细胞,让健康的邻居细胞代替自己的功能,从而保持生

物体的正常运行。

胚胎型仿生硬件就模仿这种生物机制,它是基于胚胎细胞阵列结构的器件。胚胎细胞阵列是从分子生物学和胚胎细胞发育中借用的一个概念,目前是用FPGA(field programmable gate arrays)作为构造块,模仿生物体多细胞结构来构造二维空间的电子细胞阵列,这种硬件就会显示出和生物细胞组织相类似的自诊断和自修复特性。

胚胎型仿生硬件关键技术包括硬件体系结构与细胞电路、错误检测与自愈机制、自适应机制、系统设计方法。

(1) 硬件体系结构与细胞电路组成

目前用于组成胚胎型仿生硬件的物理结构一般是大规模现场可编程器件FPGA,这种可编程器件的内部需有存储器以用于存放细胞坐标与配置数据。欧洲的一个多国研究组正在联合开发更加适合工程应用的胚胎型仿生硬件专用芯片。

胚胎型仿生硬件结构如图1所示,由电路相同的电子细胞构成二维细胞阵列,细胞之间有消息传递、数据传输通道。每个电子细胞主要由逻辑功能单元、基因与地址译码控制电路两大部分组成。逻辑功能单元由I/O可编程布线开关、功能处理单元组成,主要实现所需的细胞功能;基因与地址译码控制电路内含配置存储器与地址发生器、状态检测与控制电路。配置存储器中存放确定逻辑功能单元功能的配置数据(即电子基因),存储器地址由地址发生器确定。地址发生器给每个细胞分配一个坐标,坐标的分配是根据它最近的两侧邻居细胞地址来计算。当自检测到有故障细胞时,相应邻居细胞的坐标都被重新计算,以保持胚胎阵列能够实现要求的功能。状态检测与控制电路的作用:一是检测细胞的工作状态、接受临近细胞的状态信息,二是控制细胞内的工作模式、本细胞故障死亡、替代临近死亡细胞的功能(即根据临近故障细胞的坐标来激活功能复制)。

现有胚胎型仿生硬件的细胞逻辑功能简单、不支持细胞内分子级容错、资源利用率不高。研究重点应是提出分层逻辑体系结构,采用多分子电路的逻辑功能单元,加强细胞之间的消息交换能力,控制电路可为有限状态机与微程序设计等。

(2) 硬件错误检测与自愈机制

胚胎型仿生硬件中实时错误自检测是实现硬件自主修复的前提,常用的硬件错误检测机制是:一是细胞内部故障的自检测,主要基于逻辑功能单元中

分子电路的三模冗余与表决器电路。二是空闲细胞监测附近细胞的状态信息,由此判断细胞的正常或故障状态。

胚胎型仿生硬件的自主修复机制为:因细胞本身没有容错能力,细胞出现故障时只能死亡,一般按照整行(或整列)空闲细胞激活来替换故障细胞所在的整行(或整列),如图2所示。此时细胞的功能由新坐标来确定,而每个细胞包含了系统全部细胞基因数据。由空闲细胞代替故障死亡细胞的功能(即功能复制),经过硬件内部自检测、细胞自复制、自组织过程,实现了硬件自修复。按行、列替换的硬件自愈机制比较简单,但因单细胞故障就要杀死一批细胞,故资源浪费大,系统容错能力也有限。

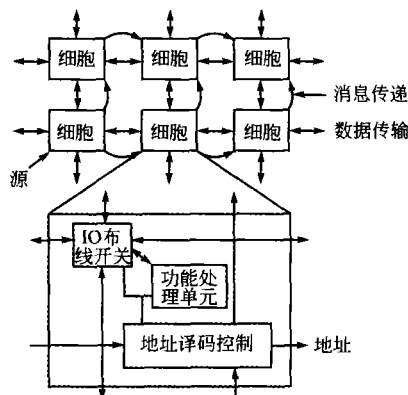


图1 胚胎型仿生硬件结构及电子细胞组成

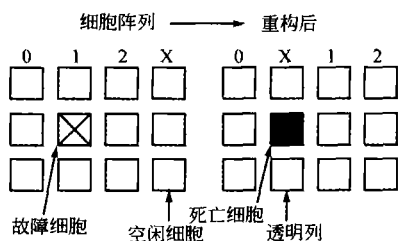


图2 细胞阵列典型自修复过程

进一步研究的重点为:探索分级系统错误检测机制和细胞内自诊断技术,研究基于细胞容错、细胞替换的硬件分层自主修复机制。

(3)硬件自适应机制

胚胎型仿生硬件通过细胞的生长进化来实现系统功能自适应。目前正在探索的方法主要有:基于人类内分泌系统中信息传递机制的方法,采用细胞自动机理论,利用神经网络的学习机制(用胚胎细胞阵列构成神经网络)。这些方法都比较复杂、计算资源开销大、硬件实现也困难。因而,应根据仿生硬件

结构特点,探索新型细胞群体协同生长进化机制。

(4)胚胎型仿生硬件系统设计方法

目前胚胎型仿生硬件数字电路设计过程为:首先用布尔函数集描述要实现的系统逻辑功能,得到每个函数的二叉判定图(BDD——binary decision diagrams),用一个二选一的多路选择器代替BDD的每个节点,从而获得由多路选择器构成的树型网络结构图(实现系统功能);再将多路选择器网络映射成一个胚胎细胞阵列,即给每个细胞分配一个多路选择器。

现有电路设计方法仅适合小规模数字电路设计,应结合传统的电子系统模块化、分层设计思想,研究基于细胞与模块化可进化核的数字系统设计方法。

2.3 进化型仿生硬件

进化型仿生硬件是以进化算法作为全局搜索的主要工具,以现场可编程器件作为评估手段和实现载体,寻求在不依赖先验知识和人工干预的情况下,通过进化来获得满足给定要求的电路和系统结构,进而使系统可自动地、实时地调整其内部结构,以适应内部条件(如局部故障)和外部环境的变化。

进化型仿生硬件关键技术包括可进化硬件电路、进化方法、个体电路测试与适应度评估。

(1)可进化硬件电路

进化型仿生硬件的物质基础是大规模现场可编程集成电路,这种可编程器件应能在线实时部分动态可重构,支持快速无穷次芯片重编程(即SRAM型)。从仿生硬件的角度来考虑,用于进化的现场可编程集成电路的主要指标有可重构最小单元粒度、编程模式与重构速度、集成度与容错方式。根据电路中信号类型与工作状态的不同,仿生硬件可分为模拟型与数字型。

能用于硬件在线进化的器件主要是现场可编程门阵列FPGA。目前国际上常用Xilinx公司的FPGA-XCV6200系列芯片、Virtex系列芯片开展仿生硬件研究,这种芯片基于SRAM编程、支持部分动态重构。由于商业型FPGA芯片存在结构复杂、配置位流太长、编程较麻烦等缺点,故国际上正在开发面向进化的专用FPGA,如基于浮点功能运算单元(加法、乘法、正弦运算等)的函数型F²PGA(Function FPGA),这种F²PGA能大大加快硬件进化过程。

随着嵌入式高集成混合系统的迅速发展,模拟信号处理电路是必不可少的。因目前市场上缺少适合模拟电路进化的商业芯片,常用的可编程模拟器

件主要有:现场可编程晶体管阵列 FPTA (field programmable transistor array)、现场可编程模拟阵列 FPAA (field programmable analog array)、在系统可编程模拟芯片 ispPAC、可编程模拟多路选择器阵列 PAMA (programmable analog multiplexer array)。根据重构单元的结构,可编程模拟电路可分为粗粒度和细粒度系统。ispPAC、PAMA、FPAA 属于粗粒度系统,其重构单元为高级功能模块(如运算放大器),因重构次数有限,这类系统不太适合硬件进化;基于单个晶体管重构的 FPTA 属于细粒度系统,它非常适合模拟型仿生硬件进化,但目前 FPTA 芯片尚处在学术研究试验阶段。

(2) 硬件进化方法

硬件进化方法研究内容涉及电路表示编码方案和进化算法。

(i) 电路表示编码方案:电路表示编码方案是具体电路的抽象染色体表示,它是影响硬件进化速度和有效性的重要因素。目前的电路表示编码方案可分为直接型、间接型和函数型。

直接型是将现场可编程器件的配置位串作为染色体进行编码,进化结果可直接用于硬件电路重构配置,其缺点是染色体的表示过于庞大;间接型采用比较抽象的表达方式,例如将结构树、VHDL 程序等作为编码染色体,其进化结果需再经过解码(对应芯片布局、布线)方可用于硬件配置;函数型是对加、乘、除、正弦、指数等功能模块进行编码以构成染色体,而基本功能模块可对应应有配置数据。间接型、函数型编码方法可有效缩短染色体长度,提高电路进化速度。缺点是进化结果必须解码,且进化电路占用较多的 FPGA 内部资源。

(ii) 电路进化算法:电路进化算法的研究集中在针对可进化硬件结构 and 应用对象的特点,提高算法的收敛速度,快速找到全局最优解(即功能正确的电路结构)。目前常用的电路进化算法主要为遗传算法 GA (generic algorithm) 和遗传编程 GP (generic programming)。

因基本 GA、GP 算法的进化速度无法满足实时要求,为提高收敛速度、减少进化时间,许多研究者尝试了自适应与混合算法、并行计算和算法硬件实现等,这些措施分别有一定效果^[1]。但对于系统级电路进化,因解的搜索空间太大,进化过程仍十分缓慢。研究重点为:一是研究系统整体编码、全空间搜索时可寻找到最优解的高搜索效率、收敛速度快的进化算法;二是结合传统电子系统设计思想,探索基

于可进化核的电路进化方法,尽量减少解的搜索空间、提高搜索效率。

(3) 个体电路测试与适应度评估

电路个体的适应度定义为其行为(即电路的功能)与预期结果的符合程度。适应度评估需针对关心的电路工作状态、输入组合,通过合适的染色体评价方式来获得对应的电路输出响应,进而求得该个体的适应度。

电路染色体评价方式有内部进化(intrinsic)和外部进化(extrinsic)。外部进化方式是基于电路模型和软件仿真,只将最终结果下载到 FPGA 中;内部进化方式是基于电路的实时配置和测试,将每代种群中每个染色体所对应的配置数据都下载到 FPGA 或 FPTA 中,把实际电路的运行测试结果作为评估值。内部进化方式的评估速度快,并可利用器件的实际特性(如温度、功耗、局部故障等),能实现系统在线自适应和自修复,因而目前被广泛采用。

在进化型仿生硬件中,电路染色体的测试评估需兼顾进化速度和功能评价的精确性。为了提高进化速度,电路测试集应尽可能小;为了正确测试电路的功能,测试集又必须覆盖所有输入组合(完全测试集)。对于系统级大规模电路,要想进行完全测试非常困难并且耗时太长,研究重点应是采用子系统分解测试技术,以及设计合适的测试集。

2.4 仿生硬件典型应用

日本电子技术研究所的科研人员将遗传算法硬件实现、FPGA、CPU 集成在一块芯片上,用来开发了残疾人假手。所开发的高速数字系统可进化同步时钟电路、中频滤波器、彩色打印机数据压缩电路等已投入实际应用。

瑞士联邦工学院以 Daniel Mange 为首的研究组实现了基于胚胎阵列的自适应数字神经网络、细胞自动机等。英国 York 大学以 A. M. Tyrrell 为首的研究组利用 FPGA 来实现胚胎阵列,基于胚胎阵列研制开发了具有免疫故障检测功能的自治机器人控制器。他正主持由欧盟五所大学承担的 POE 工程项目,研究目标是开发能生长发展、学习、进化的芯片。

目前国外已能实现模块级或子系统级硬件的在线自适应与自修复,正在研究面向应用对象的系统级电路的实时进化,例如硬件进化型神经网络芯片(即结构、函数和权系数都依靠 GA 来进化确定)、自适应与自修复计算平台、人工脑 CBM (CAM-brain machine)、可重构 Internet 平台等。

3 存在问题与发展趋势

在进化型仿生硬件中系统测试困难、进化速度太慢是目前制约其工程应用的主要瓶颈,解决思路为:结合 FPGA 结构与应用对象特点,提高编码效率、进化算法收敛速度、电路测试与评估速度,以及开发面向进化的现场可编程器件。

在胚胎型仿生硬件中目前的难点主要是如何实现系统实时自诊断与自主修复。同时,没有专用胚胎型仿生硬件芯片、缺乏系统设计方法与工具,也严重制约着技术发展与工程应用。解决问题的思路是:探索新型逻辑体系结构,采用分层系统错误检测技术,提出分级容错自愈机制,开发基于细胞可进化核的系统设计方法与工具等。

仿生硬件的研究方向与发展趋势^[1-4,9]:(1)研究基于 FPGA 的数字系统硬件进化技术,以便在工程中组成硬件自适应高集成数字系统;(2)研究基于 FPTA 的模拟系统硬件进化技术,进而研究数字或模拟混合系统进化技术,为实现单芯片微控制器的硬件进化奠定理论基础;(3)新型仿生物态硬件理论与技术研究:重点研究基于胚胎细胞学理论与生物免疫机理相结合的胚胎型仿生硬件,探索新型自生长发展、自学习、自主修复型仿生硬件电路结构,以及错误检测与自愈、细胞生长发展、系统学习机制。进一步将结合纳米电子学、量子电子学、分子与生物电子学的发展,探索相应的生物启发式仿生硬件新机理与仿生电路体系结构。远期目标是实现支持硬件生长发展、学习、进化的真正 POE 工程;(4)仿生硬件应用基础研究:主要研究仿生硬件应用系统设计方法与软件工具,开发商业性仿生硬件芯片(如功能级 F²PGA、FPTA 芯片、POE 芯片),以及研究面向某应用领域的专用仿生硬件。

中国开展仿生硬件研究起步较晚^[1],主要研究了小规模数字电路的外部进化,刚开始探索面向进化的功能级 FPGA、胚胎型仿生硬件原理。更谈不上仿生硬件的工程应用。目前的技术水平仍处于初级阶段。因而迫切需要改变这种状况,以提高我国在仿生硬件领域的基础理论与工程应用水平,这对于推动中国载人宇宙飞船、探月工程和未来火星探测计划的迅速发展将有重要作用。

参 考 文 献

- [1] 游霞. 数字仿生硬件在线进化技术研究. 南京:南京航空航天大学出版社, 2004, 2.
- [2] Canham R, Tyrrell A. An embryonic array with improved efficiency and fault tolerance. Proc. of 2003 NASA/DoD Conference On Evolvable Hardware (EH'03), USA, 2003, 275—282.
- [3] Gianluca Tempesti, Daniel Roggen. Ontogenetic Development and Fault Tolerance in the POEtic Tissue. Proc. of The 5th International Conference on Evolvable Systems: From Biology to Hardware (ICES'03), Trondheim, Norway, 2003, 141—152.
- [4] Richard O. Canham, Andy Tyrrell. A Hardware Artificial Immune System and Embryonic Array for Fault Tolerant Systems. Genetic Programming and Evolvable Machines, 2003, (4):359—382.
- [5] Andy Tyrrell, Eduardo Sanchez, Dario Floreano et al. POEtic Tissue: An Integrated Architecture for Bio-Inspired Hardware. Proc. of ICES'03, Trondheim, Norway, 2003, 129—140.
- [6] Cesar Ortega, Andy Tyrrell. A Hardware Implementation of an Embryonic Architecture Using Virtex FPGAs. Proceedings of ICES'00, Edinburgh, Scotland, UK, 2000, 155—164.
- [7] Keymeulen D, Zebulum R S. Fault-tolerant evolvable hardware using field programmable transistor arrays. IEEE Transactions on Reliability, 2000, 49(3):305—316.
- [8] Higuchi T. Evolvable Hardware for Industrial Applications. Proceedings of EH'01, Long Beach, California, USA, 2001, 210—223.
- [9] Xin Yao, Tetsuya Higuchi. Promises and Challenges of Evolvable Hardware. IEEE Transactions on Systems, Man and Cybernetics-Part C: Applications and Reviews, 1999, 29(1):87—97.

THE PRESENT STATE AND FUTURE TRENDS IN BIO-INSPIRED HARDWARE RESEARCH

Wang Youren Yao Rui Zhu Kaiyang Huang San'ao

(College of Automation Engineering, Nanjing University of Aeronautics and Astronautics, Nanjing 210016)

Abstract The concept, the advantages, classification and development history of bio-inspired hardware are introduced. The current status of bio-inspired hardware is reviewed. Key technologies and the recent progress in bio-inspired hardware are analyzed. Many fundamental issues in bio-inspired hardware that remain open are discussed. The future trends in bio-inspired hardware research are indicated.

Key words bio-inspired hardware, embryonic electronic system, evolvable hardware, self-repairing hardware